

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004 年 12 月 23 日 (23.12.2004)

PCT

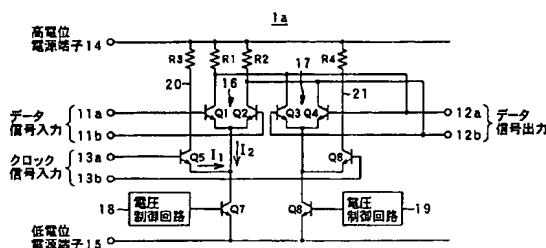
(10) 国際公開番号
WO 2004/112247 A1

- (51) 国際特許分類⁷: H03K 3/286, H03F 3/45 (72) 発明者; および
(21) 国際出願番号: PCT/JP2004/008436 (75) 発明者/出願人 (米国についてのみ): 天宮 泰
(AMAMIYA, Yasushi) [JP/JP]; 〒1088001 東京都港区
(22) 国際出願日: 2004 年 6 月 16 日 (16.06.2004) 芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP).
(25) 国際出願の言語: 日本語 (74) 代理人: 宮崎 昭夫, 外(MIYAZAKI, Teruo et al.); 〒
1070052 東京都港区赤坂 1 丁目 9 番 2 0 号 第 1 6 興
(26) 国際公開の言語: 日本語 和ビル 8 階 Tokyo (JP).
(30) 優先権データ: (81) 指定国 (表示のない限り、全ての種類の国内保護が
特願2003-171057 2003 年 6 月 16 日 (16.06.2003) JP 可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,
BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,
(71) 出願人 (米国を除く全ての指定国について): 日本電気 ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS,
株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA,
東京都港区芝五丁目 7 番 1 号 Tokyo (JP). NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE,

[続葉有]

(54) Title: LOGIC CIRCUIT HAVING SUPPRESSED LEAK CURRENT TO DIFFERENTIAL CIRCUIT

(54) 発明の名称: 差動回路への漏洩電流が抑制された論理回路



14...HIGH-POTENTIAL POWER SUPPLY TERMINAL
11a, 11b...DATA SIGNAL INPUT
13a, 13b...CLOCK SIGNAL INPUT
18...VOLTAGE CONTROL CIRCUIT
15...LOW-POTENTIAL POWER SUPPLY TERMINAL
12a, 12b...DATA SIGNAL OUTPUT
19...VOLTAGE CONTROL CIRCUIT

(57) Abstract: A current supply control circuit controlling a current amount supplied to a differential circuit is arranged in a logic circuit. The current supply control circuit includes: a bypass route for bypassing current to the differential circuit; a switching transistor inserted into the bypass route for opening/closing the bypass route according to the signal level of the clock signal inputted from outside; and a current amount control transistor for controlling the current amount supplied to the differential circuit. The current amount control transistor adjusts the current amount according to the signal level of the clock signal. The current amount control transistor is configured so that a sufficient current amount is assured by the clock signal when current flows into the differential circuit and the current amount is limited by the clock signal when the current flows into the bypass circuit. Thus, it is possible to reduce the current amount leaking into the differential circuit when the current flows into the bypass circuit.

(57) 要約: 本発明では、論理回路内に、差動回路に供給される電流量を制御する電流供給制御回路が設けられる。この電流供給制御回路は、差動回路への電流をバイパスするバイパス経路と、バイパス経路に介挿され、外部から入力されたクロック信号の信号レベルに応じてバイパス経路の開閉を行うスイッチング用トランジスタと、差動回路に供給される電流量を制御する電流量制御用トランジスタを備え

[続葉有]